

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Kwangjo HWANG et al.

GAU: To Be Assigned

SERIAL NO: New Application

EXAMINER: To Be Assigned

FILED: Herewith

FOR: LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF MANUFACTURING THE SAME

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

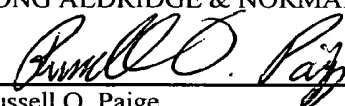
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Korea	1999-19145	May 27, 1999

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .  
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and  
(B) Application Serial No.(s)
  - ☐ are submitted herewith
  - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP

  
\_\_\_\_\_  
Russell O. Paige  
Registration No. 40,758

Sixth Floor  
701 Pennsylvania Avenue, N.W.  
Washington, D.C. 20004  
Tel. (202) 624-1200  
Fax. (202) 624-1298

Date: May 30, 2000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

출원 번호 : 특허출원 1999년 제 19145 호  
Application Number

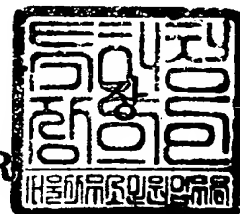
출원 년 월 일 : 1999년 05월 27일  
Date of Application

출원 인 : 엘지.필립스 엘시디 주식회사  
Applicant(s)



2000 년 05 월 02 일

특 허 청  
COMMISSIONER





919980002286



10111010000000000000

1019980019145

방 식 심 사 관	담	당	심	사	관

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0001

【제출일자】 1999.05.27

【발명의 국문명칭】 액정표시장치 및 그 제조방법

【발명의 영문명칭】 Liquid Crystal Display and Method Thereof

【출원인】

【명칭】 엘지.필립스엘시디(주)

【출원인코드】 1-1998-101865-5

【대리인】

【성명】 백승남

【대리인코드】 9-1998-000228-6

【포괄위임등록번호】 1999-025591-1

【대리인】

【성명】 나천열

【대리인코드】 9-1998-000172-6

【포괄위임등록번호】 1999-025590-4

【발명자】

【성명의 국문표기】 황광조

【성명의 영문표기】 HWANG, KWANG-JO

【주민등록번호】 681123-1817311

【우편번호】 431-050

【주소】 경기도 안양시 동안구 비산동 1109번지 샛별아파트 601-205호

【국적】 KR

**【발명자】**

**【성명의 국문표기】** 한창욱

**【성명의 영문표기】** HAN, CHANG-WOOK

**【주민등록번호】** 650315-1093526

**【우편번호】** 121-251

**【주소】** 서울특별시 마포구 성산1동 250-11 청운빌라 B-201

**【국적】** KR

**【우선권주장】**

**【출원국명】** KR

**【출원종류】** 특허

**【출원번호】** 10-1998-0050335

**【출원일자】** 1998. 11. 24

**【증명서류】** 첨부

**【심사청구】** 청구

**【취지】** 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다.

대리인

백승남 (인)

대리인

나천열 (인)

**【수수료】**

**【기본출원료】** 20 면 29,000 원

**【가산출원료】** 6 면 6,000 원

**【우선권주장료】** 1 건 26,000 원

**【심사청구료】** 7 항 333,000 원

**【합계】** 394,000 원

**【요약서】****【요약】**

본 발명은 포토공정 수를 줄여 액정표시장치 기판의 패턴을 형성함으로써, 기판의 제조 수율을 향상하고, 제조비용을 절감하는데 목적이 있다. 상기 목적 달성을 위한 본 발명은 첫 번째 포토공정에서 게이트전극(60a) 등을 형성하고, 두 번째 포토공정에서 a-Si층(80a), n+형 a-Si층(80b), 소스전극(70a), 드레인전극(70b)을 형성하고, 세 번째 포토공정에서 보호막(55)에 콘택홀(30)을 형성하고, 네 번째 포토공정에서 화소전극(40)을 형성한다. 특히, 두 번째 포토공정에서 형성되는 포토레지스트 패턴(88a)의 두께는 회절노광법을 이용하여 소스전극(70a) 및 드레인전극(70b)이 형성되는 영역보다 n+형 a-Si층(80b)이 분리되는 영역부가 얇게 형성되도록 하고, C12/O2를 포함하는 에천트로 하층의 금속막(170)을 식각한다. 상기 금속막이 식각 완료되는 시점에서 금속막의 중앙부에 위치하는 얇은 두께의 포토레지스트 패턴은 O2가스 에칭(ashing)에 의하여 동시에 제거되고 금속막(170)의 중앙부가 노출된다. 그 상태에서 에천트를 SF6/HCl 또는 SF6/H2/C12로 바꾸고, 상기 식각된 금속막(170)을 마스크로하여 하층의 a-Si층(80a), n+형 a-Si층(80b)을 식각하고, 다시 에천트를 C12/O2 가스로 바꾸어 금속막의 중앙부와 하층의 n+형 a-Si층(80b)을 식각하여 양쪽으로 분리한다.

**【대표도】**

도 6b

**【명세서】****【발명의 명칭】**

액정표시장치 및 그 제조방법 {Liquid Crystal Display and Method Thereof}

**【도면의 간단한 설명】**

도 1은 일반적인 액정표시장치의 평면도이고,

도 2a~도 2e는 도 1의 a-b선을 따라 절단하여 나타내는 종래의 액정표시장치의 기판의 제조과정을 설명하기 위한 단면도이고,

도 3a, 도 3b는 도 2b 구조의 기판의 제조과정을 구체적으로 설명하기 위한 단면도이고

도 4a, 도 4c는 도 2c 구조의 기판의 제조과정을 구체적으로 설명하기 위한 단면도이고

도 5a, 도 5b, 도 6a~도 6e, 도 7a, 도 7b, 도 8a~도 8c는 본 발명의 액정표시장치의 기판의 제조과정을 설명하기 위한 단면도이며,

도 9는 본 발명에 의한 액정표시장치의 기판 구조를 도시한 평면도이다.

**\*도면의 주요 부분에 대한 부호의 설명\***

10 - 투명기판

15 - 제1노광마스크

25,100 - 제2노광마스크

30 - 콘택홀

35,200 - 제3노광마스크

40 - 화소전극

45 - 제4노광마스크

50 - 게이트절연막

55 - 보호막

60a - 게이트전극

70a - 소스전극

70b - 드레인전극

80a - a-Si층(제1반도체층)

80b - n<sup>+</sup>형 a-Si층(제2반도체층)

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <15> 본 발명은 액정표시장치 등의 기관의 패턴 및 소자를 구성하는데 있어서, 회절노광을 이용하여 포토공정(노광마스크를 이용하여 포토레지스트를 노광하는 공정) 수를 줄임(5번의 포토공정 → 4번의 포토공정)으로써 포토공정에 의한 불량을 줄이고, 그에 따라 기관의 제조수율을 향상하는 것에 관한 것이다.
- <16> 일반적으로 액정표시장치는 도 1 및 도 2e에 나타내는 바와 같이 게이트버스라인(60)이 수평방향으로 형성되고, 데이터버스라인(70)이 상기 게이트버스라인과 교차하도록 수직방향으로 형성된다.
- <17> 상기 게이트버스라인(60) 및 데이터버스라인(70)의 교차부에는 소스전극(70a), 드레인전극(70b), 게이트전극(60a), 반도체층(80) 등으로 구성되는 TFT가 형성되고, 드레인전극(70b)에는 화소전극(40)이 접촉되도록 형성된다.
- <18> 상기 구성 요소들은 투명기관(10) 위에 적층되는 구조 즉, 게이트버스라인에

서 분기하는 게이트전극(60a) 위에  $\text{SiNx}$ ,  $\text{SiOx}$  등의 무기막으로 된 게이트절연막(50)이 형성되고, 상기 게이트전극부의 게이트절연막 위에 섬모양의 a-Si층(80a)과 상기 a-Si층의 표면위에 양쪽으로 분리되도록  $n^+$ 형 a-Si층(80b, 80b)이 형성되어 반도체층(80)을 구성한다.

<19> 양쪽으로 분리된  $n^+$ 형 a-Si층(80b, 80b)에는 각각 소스전극(70a) 및 드레인전극(70b)이 접촉되고, 그 위에 기판 전면을 덮도록 보호막(55)이 덮이고 그 보호막(55) 위에 화소전극(40)이 콘택홀을 통하여 드레인전극(70b)과 접촉되도록 형성된다.

<20> 상기와 같이 구성되는 게이트버스라인 및 데이터버스라인의 패턴 및 TFT 스위칭소자는 5회의 포토공정을 거쳐 구성된다.

<21> 상기 5회의 포토공정에 의하여 구성되는 종래의 액정표시장치의 기판의 제조방법은 도 2a~도 2e, 도 3a, 도 3b, 도 4a~도 4c를 참고하여 상세히 설명한다.

<22> 먼저, 투명기판(10) 위에 게이트전극(60a)등이 형성되어 있는 도 2a의 기판이 첫 번째 포토공정에 의하여 구성된다.

<23> 상기 첫 번째 포토공정은 투명기판(10) 위에 Mo, Cr 등의 금속막을 증착하고, 금속막 위에 한 예로 포지형의 포토레지스트를 도포하고, 소정의 패턴을 갖는 제1노광마스크를 위치 맞춘 후 포토레지스트를 노광 현상하고, 현상된 패턴에 따라 금속막을 에칭하고, 에칭 후에 금속막 위에 남아있는 포토레지스트를 제거함으로써 구성된다.

<24> 이어서, 게이트전극(60a)이 형성된 투명기판을 덮도록  $\text{SiNx}$ ,  $\text{SiOx}$  등으로 된 게이트절연막(50)이 구성되고, 상기 게이트절연막 위에 a-Si층(80a)과  $n^+$ 형 a-Si층(80b)이 섬모양으로 적층되도록 구성되어 있는 도 2b의 기판이 두 번째 포토공정에 의하여 구성된다.



- <25> 상기 두 번째 포토공정의 과정은 도 3a와 같이 게이트전극(60a)이 형성된 투명기판 위에  $\text{SiNx}$ ,  $\text{SiOx}$  등으로 된 게이트절연막(50), 상기 게이트절연막 위에 a-Si 층(80a)을 연속 증착하여 형성하고, 상기 a-Si 층의 표면에  $\text{n}^+$ 형 a-Si 층(80b)을 도핑하여 형성한다. 상기  $\text{n}^+$ 형 a-Si 층 위에 포지형의 포토레지스트(88)를 도포하고, 소정의 패턴을 갖는 제2 노광마스크(100)를 위치 맞춤한다. 이어서 포토레지스트(88)를 노광 현상하여 도 3b의 구조와 같이 포토레지스트 패턴(88a)을 형성하고, 그 포토레지스트의 패턴에 따라 하층의 a-Si 층(80a)과  $\text{n}^+$ 형 a-Si 층(80b)을 동시에 에칭하고, 에칭 후에  $\text{n}^+$ 형 a-Si 층 위에 남아있는 포토레지스트 패턴(88a)을 제거함으로써 구성된다.
- <26> 이어서, a-Si 층(80a) 위에 양쪽으로 분리되어  $\text{n}^+$ 형 a-Si 층(80b)이 구성되고, 상기 각각 분리된  $\text{n}^+$ 형 a-Si 층(80b)과 접촉되도록 소스전극(70a) 및 드레인전극(70b)이 구성되어 있는 도 2c의 기판이 세 번째 포토공정에 의하여 구성된다.
- <27> 상기 세 번째 포토공정의 과정은 도 4a와 같이 섬모양으로 a-Si 층(80a),  $\text{n}^+$ 형 a-Si 층(80b)이 형성된 기판 위에 Cr 등의 금속막(170)을 증착하고, 상기 금속막 위에 포지형의 포토레지스트(88)를 도포하고, 소정의 패턴을 갖는 제3노광마스크(200)를 위치 맞춤한다. 이어서 포토레지스트(88)를 노광 현상하여 도 4b의 구조와 같이 포토레지스트 패턴(88a)을 형성하고, 그 포토레지스트의 패턴에 따라 도 4c와 같이 하층의 금속막(170)에 에칭하고, 상기 금속막을 마스크로하여  $\text{n}^+$ 형 a-Si 층(80b)을 식각하여 분리하고, 그 금속막(소스전극: 70a 및 드레인전극: 70b) 위에 남아있는 포토레지스트 패턴(88a)을 제거함으로써 구성된다.
- <28> 이어서, 소스전극(70a) 및 드레인전극(70b)을 덮도록  $\text{SiNx}$ ,  $\text{SiOx}$  등의 무기막 또는 BCB

등의 유기막으로 된 보호막(55)이 구성되고, 상기 드레인전극의 일부가 노출되도록 상기 보호막에 콘택홀(30)이 구성되는 도 2d의 기판이 네 번째 포토공정에 의하여 구성된다.

<29> 상기 네 번째 포토공정은 소스전극(70a) 및 드레인전극(70b)이 형성된 기판 위에 보호막(55)을 형성하고, 상기 보호막 위에 포지형의 포토레지스트를 도포하고, 소정의 패턴을 갖는 제4노광마스크를 위치 맞춘 후 포토레지스트를 노광 현상하고, 현상된 패턴에 따라 보호막을 에칭하고, 에칭 후에 보호막 위에 남아있는 포토레지스트를 제거함으로써 구성된다.

<30> 이어서, 보호막(55) 위에 드레인전극(70b)과 접촉되도록 ITO막(Indium Tin Oxide)으로 된 화소전극(40)이 구성되는 도 2e의 기판이 다섯 번째 포토공정에 의하여 구성된다.

<31> 상기 다섯 번째 포토공정은 콘택홀(30)이 형성되어 있는 보호막 위에 ITO막(Indium Tin Oxide)을 증착하고, 상기 ITO막 위에 포지형의 포토레지스트를 도포하고, 소정의 패턴을 갖는 제5노광마스크를 위치 맞춘 후 포토레지스트를 노광 현상하고, 현상된 패턴에 따라 ITO를 에칭하고, 에칭 후에 ITO막 위에 남아있는 포토레지스트를 제거함으로써 구성된다.

<32> 상기 액정표시장치 기판의 제조과정에서 각각의 포토공정을 더 구체적으로 설명하면, 기판의 세정단계 → 포토레지스트 도포단계 → 소프트 베이킹단계 → 노광마스크 위치 맞춤단계 → 노광단계 → 현상단계 → 기판 검사단계 → 하드 베이킹단계 → 에칭단계 → 기판 검사단계 → 포토레지스트 제거단계 등의 과정을 거친다.

<33> 각각의 포토공정은 상기와 같은 복잡한 과정의 단계를 거치기 때문에 각각의 단계에서 불량 발생 확률이 높아지고, 따라서 한 번의 포토공정이 증가하면 그 만큼 불량발생

율은 높아져 기판의 제조수율이 저하되는 문제점이 발생한다.

【발명이 이루고자 하는 기술적 과제】

- <34> 본 발명은 상기와 같은 문제점을 해결하기 위하여 종래의 두 번째 포토공정과, 세 번째 포토공정을 한 번의 포토공정으로 하여 포토공정 수를 4번으로 줄인다.
- <35> 종래의 두 번째 포토공정과 세 번째 포토공정을 한 번의 포토공정으로 줄이기 위해서는 게이트전극이 형성된 기판 위에 게이트절연막, a-Si층, n<sup>+</sup>형 a-Si층, Cr, Mo, Al 또는 Al합금의 단일 금속막 또는 복수의 금속막을 연속하여 증착하고, 상기 금속막 위에 포지형의 포토레지스트를 도포한다. 그리고 부분적으로 회절노광이 가능한 노광마스크를 위치 맞춤하고, 노광 현상하여 포토레지스트의 패턴을 형성한다. 즉, 광의 일부만 흡수되고 나머지는 통과되는 회절노광의 원리를 이용하여 포토레지스트 패턴의 두께를 위치에 따라 다르게 조정하는 것이다.
- <36> 더 상세히 설명하면 소스전극 및 드레인전극이 형성되는 영역보다 반도체층이 분리되는 영역의 포토레지스트 패턴 두께를 얇게 형성하고, Cl<sub>2</sub>/O<sub>2</sub> 가스를 포함하는 에천트를 이용하여 하층의 금속막을 식각한다. 상기 금속막이 식각 완료되는 시점에서 금속막의 중앙부의 얇은 포토레지스트 패턴은 O<sub>2</sub>가스 에칭(ashing)에 의하여 동시에 제거되도록 함으로써 금속막의 중앙부가 노출되도록 한다.
- <37> 상기 상태에서 SF<sub>6</sub>/HCl 또는 SF<sub>6</sub>/H<sub>2</sub>/Cl<sub>2</sub>를 포함하는 에천트로 바꾸고, 상기 금속막을 마스크로하여 하층의 반도체층을 식각하고, 다시 Cl<sub>2</sub>/O<sub>2</sub> 가스를 포함하는 에천트로 바꾸어 상기 포토레지스트 패턴을 마스크로하여 노출된 금속막의 중앙부와 하층의 n<sup>+</sup>형

a-Si층의 중앙부를 식각하여 양쪽으로 분리한다.

- <38> 따라서, 본 발명의 목적은 포토공정 수를 줄여 액정표시장치 기판의 제조공정을 단순화하는데 있고, 또 다른 목적은 포토공정에 의한 불량 발생을 줄임으로써, 액정표시장치 기판의 제조수율을 향상하고 제조비용을 절감하는데 있다.

【발명의 구성 및 작용】

- <39> 본 발명에 의한 액정표시장치 기판은, 투명성 절연기판 상에 제1 포토공정에 의해 형성된 게이트 전극과, 상기 결과물 상에 제1반도체층, 제2반도체층 및 금속층을 순차적으로 도포한 후, 상기 게이트 전극과의 대응 부위에 회절노광부를 갖는 회절노광법을 이용한 제2 포토공정에 의해 순차적으로 형성된 활성층, 오믹 콘택층 및 소스/드레인 전극과, 제3 포토공정에 의해 콘택 홀이 형성된 보호막, 및 제4 포토공정에 의해 상기 콘택 홀을 통하여 드레인 전극과 접속된 화소전극을 포함하며,
- <40> 상기 회절노광을 이용하여 패터닝된 상기 채널부위의 소스/드레인 전극의 엣지(edge)부와 활성층 엣지부는 곡선 형태를 갖으며, 소스/드레인 전극과 활성층 엣지부의 이격거리가 동일하게 형성된 것을 특징으로 한다.
- <41> 또한, 본 발명의 액정표시장치 기판의 제조방법은 게이트전극이 형성된 투명기판 위에 게이트절연막, 제1반도체층, 제2반도체층, 금속막을 연속형성하고, 상기 금속막 위에 감광막을 도포하는 공정,
- <42> 회절노광에 의하여 상기 감광막 패턴을 적어도 게이트전극부 위에 섬모양으로 형성하되, 그 감광막 패턴의 중앙부 두께를 다른 영역보다 얇게 형성하는 공정,
- <43> 제1에천트로 상기 금속막을 식각하되 동시에 상기 감광막 패턴의 일부가 제거되어

상기 식각된 금속막의 중앙부 표면이 노출되도록 하는 공정,

- <44>      상기 식각된 금속막을 마스크로 하여 제2에천트로 상기 제1반도체층과 상기 제2반도체층을 식각하는 공정,
- <45>      상기 감광막 패턴을 마스크로하여 제3에천트로 적어도 상기 노출된 금속막의 중앙부와, 상기 제2반도체층의 중앙부를 식각하여 양쪽으로 분리함으로써, 상기 분리된 금속막에 의하여 소스전극 및 드레인전극을 각각 형성하는 공정,
- <46>      상기 소스전극 및 드레인전극에 남아있는 감광막을 제거하는 공정을 포함하는 것을 특징으로 한다.
- <47>      특히, 제1에천트 및 제3에천트는  $\text{Cl}_2/\text{O}_2$  가스를 포함하고, 제2에천트는  $\text{SF}_6/\text{HCl}$  또는  $\text{SF}_6/\text{H}_2/\text{Cl}_2$ 를 포함한다.
- <48>      또, 상기 소스전극 및 드레인전극은 Cr, Mo, Al 또는 Al합금의 단일 금속막 또는 복수의 금속막을 포함하고, 제1반도체층은 a-Si층, 제2반도체층은  $n^+$ 형 a-Si층으로 이루어진다.
- <49>      이하, 4회의 포토공정에 의하여 구성되는 본 발명에 의한 액정표시장치 기판 및 그의 제조방법은 도 5a, 도 5b, 도 6a~도 6e, 도 7a, 도 7b, 도 8a~도 8c, 및 도 9를 인용하고, 종래와 동일 구성요소에 대하여는 동일한 부호를 부여하여 설명한다.
- <50>      먼저, 첫 번째 포토공정은 종래의 방법과 동일하다. 즉, 도 5a 와 같이 투명기판(10) 위에 Mo, Cr 등의 금속막(160)을 증착하고, 그 금속막 위에 한 예로 포지형의 포토레지스트(감광막:88)를 도포하고, 소정의 패턴을 갖는 제1노광마스크(15)를 위치 맞춤한다. 상기 제1노광마스크의 15a 영역은 광을 차단하는 부분, 15b의 영역은 광을 투과하는

영역이 된다.

- <51>      상기 제1노광마스크를 이용하여 도 5b와 같이 포토레지스트를 노광 현상하여 된 포토레지스트 패턴(88a)에 따라 금속막을 에칭하여 게이트전극(60a) 등을 형성하고, 에칭 후에 게이트전극 위에 남아있는 포토레지스트 패턴(88a)을 제거한다.
- <52>      이어서, 본 발명의 핵심인 두 번째 포토공정은 도 6a와 같이 게이트전극(60a)이 형성된 투명기판 위에  $\text{SiNx}$ ,  $\text{SiOx}$  등으로 된 게이트절연막(50), 상기 게이트절연막 위에 a-Si층(제1반도체층:80a), 상기 a-Si층 위에  $\text{n}^+$ 형 a-Si층(제2반도체층:80b), 상기  $\text{n}^+$ 형 a-Si층 위에 Cr, Mo, Al 또는 Al합금의 단일 금속막 또는 복수의 금속막(170)을 연속 증착하여 형성하고, 상기 금속막의 표면에 포지형의 포토레지스트(88)를 도포하고, 패턴에 따라 부분적으로 회절노광이 가능한 제2노광마스크(25)를 위치 맞춤한다. 상기 제2노광마스크의 25a 영역은 광을 차단하는 영역, 25b의 영역은 광을 투과하는 영역, 25c 영역은 회절노광 영역이다.
- <53>      이어서 상기 제2노광마스크를 이용하여 도 6b와 같이 포토레지스트(88)를 노광 현상하여 된 포토레지스트 패턴(88a)을 형성한다. 상기 포토레지스트 패턴은 광을 차단하는 25a 영역이 가장 두껍게 형성되고, 광을 일부만 차단하는 회절노광 25c의 영역은 상대적으로 얇게 형성되며, 광을 투과하는 25b의 영역은 완전히 제거되어 금속막(170)의 표면이 노출된다. 즉, 제2노광마스크의 패턴 형상에 따라 포토레지스트의 패턴의 두께를 위치마다 다르게 조정할 수 있다.
- <54>      이어서 상기 포토레지스트 패턴(88a)이 형성된 기판을  $\text{Cl}_2/\text{O}_2$  가스가 포함된 제1

에천트에 노출시켜 하층의 금속막(170)을 식각한다. 상기 금속막이 식각 완료되는 시점에서 상대적으로 얇게 형성된 포토레지스트 패턴의 중앙부는  $O_2$ 가스 에칭(ashing))에 의하여 동시에 제거되고 도 6c와 같이 패터닝된 금속막의 중앙부 표면이 노출된다.

<55> 상기 도 6c의 상태에서 제1에천트를  $SF_6/HCl$  또는  $SF_6/H_2/Cl_2$ 를 포함하는 제2에천트로 바꾸어 상기 금속막(170)을 마스크로하여 도 6d와 같이 하층의 제2반도체층(80b), 제1반도체층(80a)을 식각한다.

<56> 이어서, 도 6d의 상태에서  $Cl_2/O_2$  가스를 포함하는 제3에천트로 바꾸고, 도 6e와 같이 포토레지스트 패턴(88a)을 마스크로하여 노출된 금속막의 중앙부와 제2반도체층(80b)의 중앙부를 식각하여 양쪽으로 분리함으로써, 반도체층의 오믹접촉부, 소스전극(70a) 및 드레인전극(70b)이 구성된다.

<57> 이때, 이상의 공정을 통하여 제작된 기판의 평면 구조를 나타낸 도 9에 도시한 바와 같이, 본 발명의 두 번째 포토공정인 회절노광의 적용으로 인하여, 회절노광이 적용된 채널 주변의 소스/드레인 전극(70a, 70b)의 라인 엣지 및 활성층인 반도체층(80)의 라인 엣지는, 최종 패턴 형성 후, 직선이 아닌 부분적인 곡선 형태로 형성된다. 또한, 데이터 버스라인(70) 및 드레인전극(70b)과 활성층인 반도체층(80)의 엣지부와의 이격거리('d')는, 도 9에 도시한 바와 같이, 어디서나 동일하기 때문에 오정렬(misalign)에 의한 라인 좌, 우의 이격거리 차이의 발생을 제거할 수 있다.

<58> 이어서, 세 번째 포토공정은 도 7a와 같이 소스전극(70a) 및 드레인전극(70b)이 형성된 기판 위에  $SiNx, SiOx$  등의 무기막이나 BCB 등의 유기막으로된 보호막(55)을 형성하고, 상기 보호막 위에 포지형의 포토레지스트(88)를 도포하고, 소정의 패턴을 갖는 제3노광마스크(35)를 위치 맞춤한다. 제3노광마스크의 35a 영역은 광을 차단하는 영역이고,

35b 영역은 광을 통과하는 영역이 된다.

<59> 이어서 상기 제3노광마스크를 이용하여 도7 b와 같이 노광 현상하여 된 포토레지스트 패턴(88a)에 따라 보호막(55)을 에칭하여 콘택홀(30)을 형성하고 보호막 위에 남아있는 포토레지스트를 제거한다.

<60> 이어서, 네 번째 포토공정은 콘택홀이 형성되어 있는 보호막(55) 위에 IT0막 (Indium Tin Oxide: 140)을 증착하고, 상기 IT0막 위에 포지형의 포토레지스트(88)를 도포하고, 소정의 패턴을 갖는 제4노광마스크(45)를 위치 맞춤한다. 제4노광마스크의 45a 영역은 광을 차단하는 영역이고, 45b 영역은 광을 투과하는 영역이다.

<61> 상기 제4노광마스크를 이용하여 도 8b와 같이 노광 현상하여 된 포토레지스트 패턴(88a)에 따라 IT0막을 에칭하여 화소전극(40)을 형성하고, 화소전극 위에 남아 있는 포토레지스트 패턴(88a)을 제거한다.

<62> 따라서, 본 발명은 상기와 같이 4번의 포토공정만으로 도 8c와 같은 구조의 액정표시장치 기판이 구성된다.

### 【발명의 효과】

<63> 본 발명은 광을 차단하거나 통과시키는 2분법만으로 된 노광마스크를 이용하여 액정표시장치 기판을 제조하는 종래의 방법과는 달리, 적어도 제2노광마스크에 회절노광부를 갖는 패턴을 추가로 구성하여 3분법으로 광의 투과를 컨트롤할 수 있도록 함으로써, 제1반도체층, 제2반도체층, 소스전극 및 드레인전극을 한 번의 포토공정으로 형성하는 것



을 특징으로 한다.

<64> 따라서, 본 발명은 종래의 5번의 포토공정에 의하여 제조되는 액정표시장치의 기판을 4번의 포토공정에 의하여 제조할 수 있고, 포토공정 수가 적어지는 만큼 불량률의 발생을 줄일 수 있고 제조수율이 향상되는 효과가 있다.

**【특허청구범위】****【청구항 1】**

게이트전극이 형성된 투명기관 위에 게이트절연막, 제1반도체층, 제2반도체층, 금속막을 연속형성하고, 상기 금속막 위에 감광막을 도포하는 공정,

회절노광에 의하여 상기 감광막 패턴을 적어도 게이트전극부 위에 섬모양으로 형성하되, 그 감광막 패턴의 중앙부 두께를 다른 영역보다 얇게 형성하는 공정,

제1에천트로 상기 금속막을 식각하되, 동시에 상기 감광막 패턴의 일부가 제거되어 상기 식각된 금속막의 중앙부 표면이 노출되도록 하는 공정,

상기 식각된 금속막을 마스크로 하여 제2에천트로 상기 제1반도체층과 상기 제2반도체층을 식각하는 공정,

상기 감광막 패턴을 마스크로하여 제3에천트로 적어도 상기 노출된 금속막의 중앙부와, 상기 제2반도체층의 중앙부를 식각하여 양쪽으로 분리함으로써, 상기 분리된 금속막에 의하여 소스전극 및 드레인전극을 각각 형성하는 공정,

상기 소스전극 및 드레인전극에 남아있는 감광막을 제거하는 공정을 포함하는 것을 특징으로하는 액정표시장치의 제조방법.

**【청구항 2】**

제1항에 있어서,

상기 제1에천트 및 제3에천트는  $\text{Cl}_2/\text{O}_2$  가스를 포함하고, 제2에천트는  $\text{SF}_6/\text{HCl}$  또는  $\text{SF}_6/\text{H}_2/\text{Cl}_2$ 를 포함하는 것을 특징으로하는 액정표시장치의 제조방법.

### 【청구항 3】

제1항에 있어서,

상기 소스전극 및 드레인전극은 Cr, Mo, Al, Al합금 중 선택되는 금속막, 상기 제1반도체층은 a-Si, 제2반도체층은  $n^+$ 형 a-Si으로 이루어지는 것을 특징으로하는 액정표시장치의 제조방법.

### 【청구항 4】

투명성 절연기판 상에 제1 포토공정에 의해 형성된 게이트 전극;

상기 결과물 상에 제1반도체층, 제2반도체층 및 금속층을 순차적으로 도포한 후, 상기 게이트 전극과의 대응 부위에 회절노광부를 갖는 회절노광법을 이용한 제2 포토공정에 의해 순차적으로 형성된 활성층, 오믹 콘택층 및 소스/드레인 전극;

제3 포토공정에 의해 콘택 홀이 형성된 보호막; 및

제 4 포토공정에 의해 상기 콘택 홀을 통하여 드레인 전극과 접속된 화소전극을 포함하며,

상기 회절노광을 이용하여 패터닝된 상기 채널부위의 소스/드레인 전극의 엣지(edge)부와 활성층 엣지부는 곡선 형태를 갖으며, 소스/드레인 전극과 활성층 엣지부의 이격거리

가 동일하게 형성된 것을 특징으로 하는 액정표시장치.

**【청구항 5】**

제4항에 있어서,

상기 제2 포토공정은 서로 다른 에천트를 사용한 복수의 식각공정을 이용하는 것을 특징으로 하는 액정표시장치.

**【청구항 6】**

제5항에 있어서,

상기 식각공정은  $\text{Cl}_2/\text{O}_2$  가스를 사용한 1차 식각공정과,  $\text{SF}_6/\text{HCl}$  또는  $\text{SF}_6/\text{H}_2/\text{Cl}_2$ 를 가스를 사용한 2차 식각공정과,  $\text{Cl}_2/\text{O}_2$  가스를 사용하는 3차 식각공정을 포함하는 것을 특징으로 하는 액정표시장치.

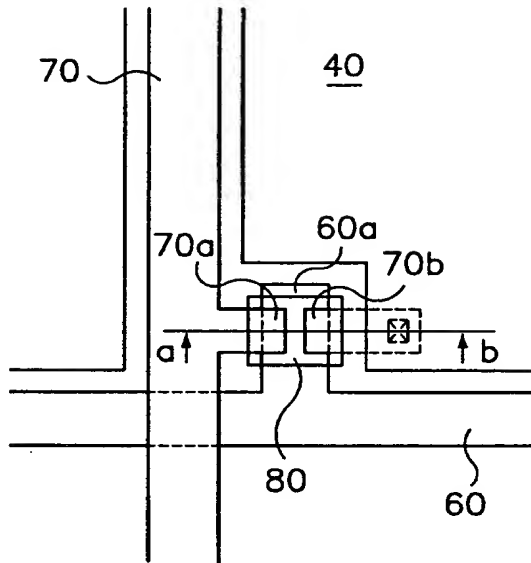
**【청구항 7】**

제4항에 있어서,

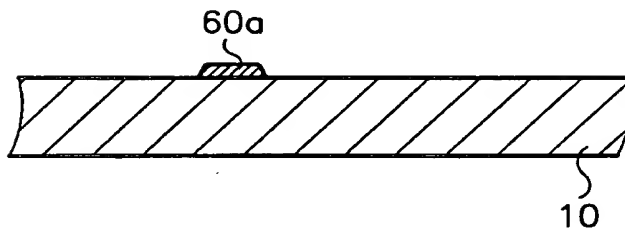
상기 소스전극 및 드레인전극은 Cr, Mo, Al, Al합금 중 선택되는 금속막, 상기 제1반도체층은 a-Si, 제2반도체층은  $n^+$ 형 a-Si으로 이루어지는 것을 특징으로 하는 액정표시장치.

【도면】

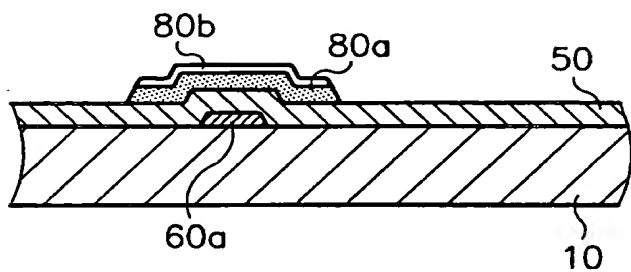
【도 1】



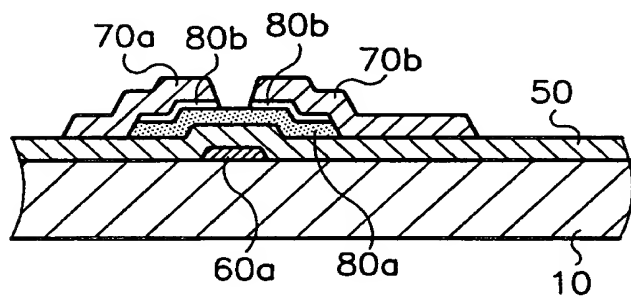
【도 2a】



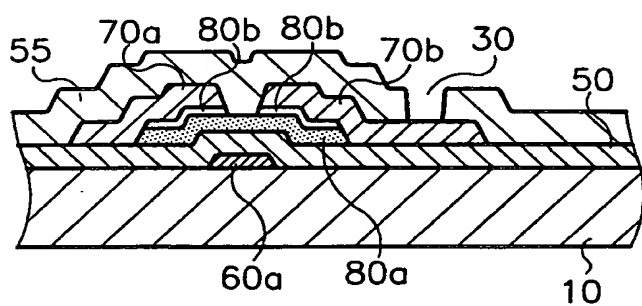
【도 2b】



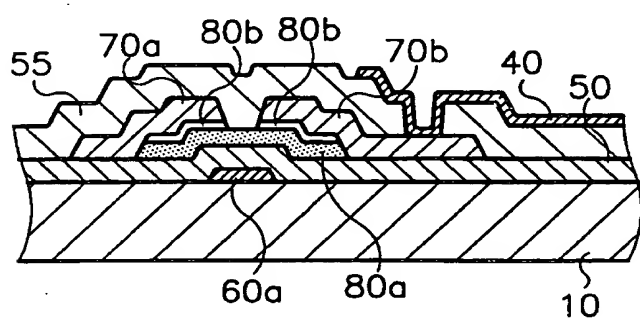
【도 2c】



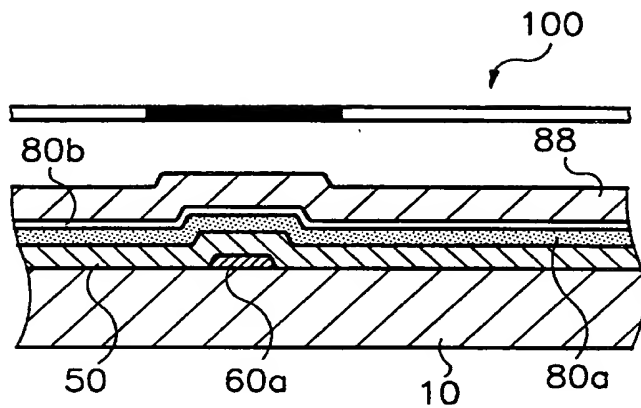
【도 2d】



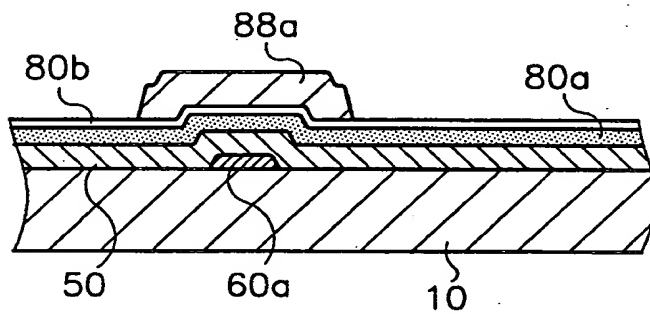
【도 2e】



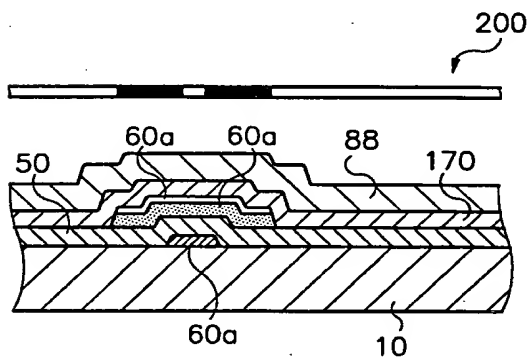
【図 3a】



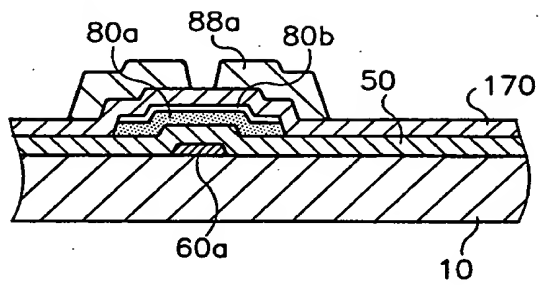
【図 3b】



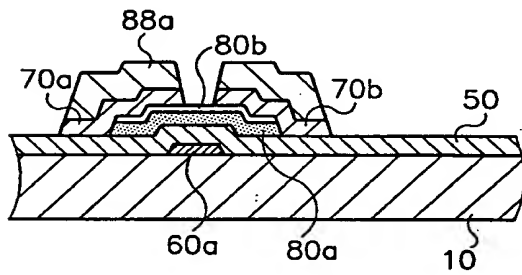
【図 4a】



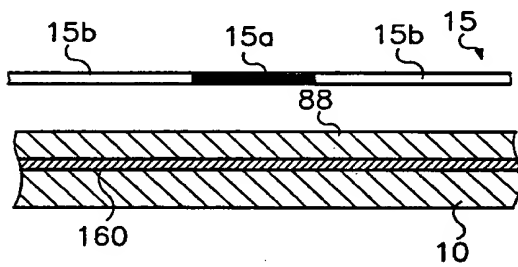
【도 4b】



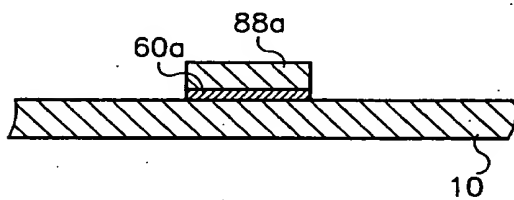
【도 4c】



【도 5a】

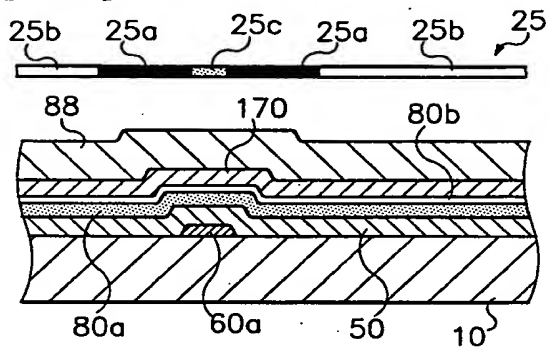


【도 5b】

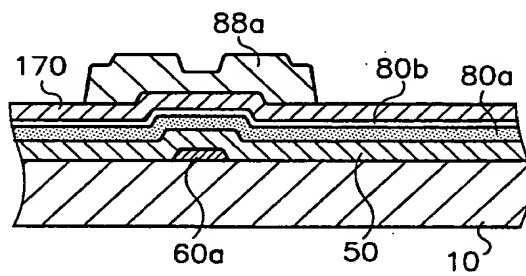




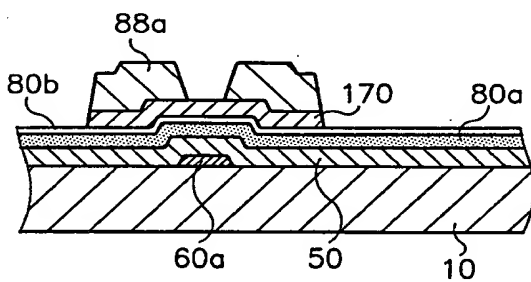
【도 6a】



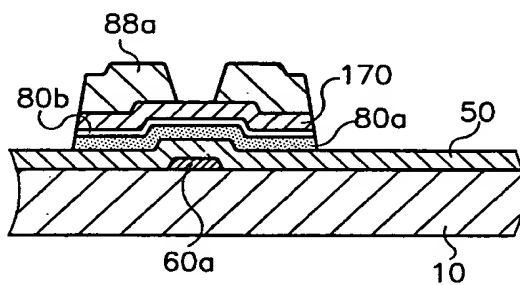
【도 6b】



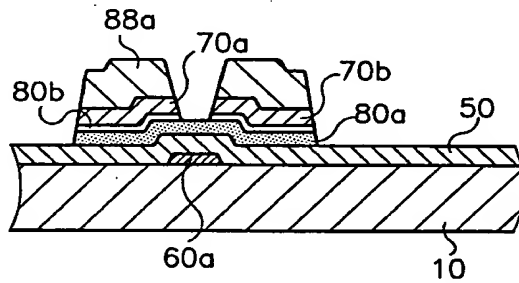
【도 6c】



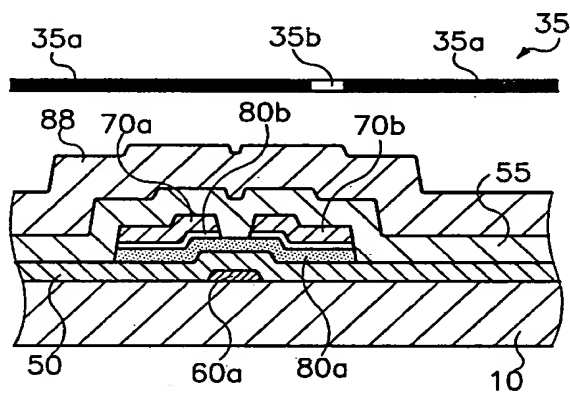
【도 6d】



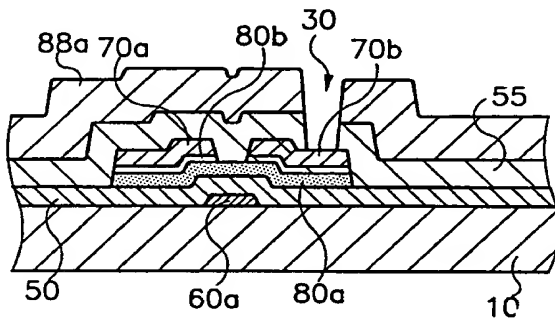
【図 6e】



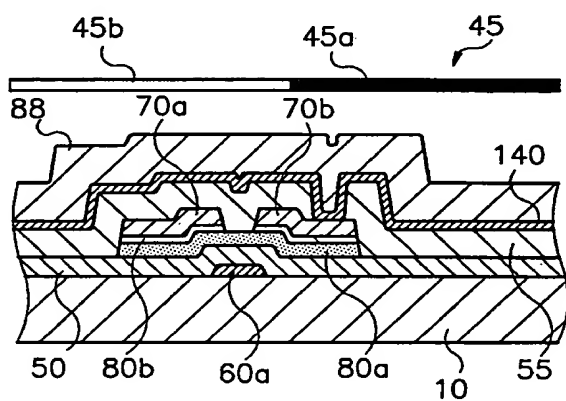
【図 7a】



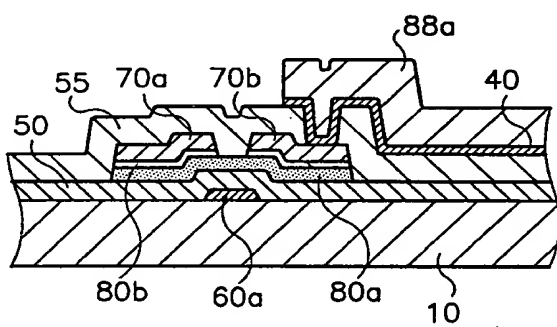
【図 7b】



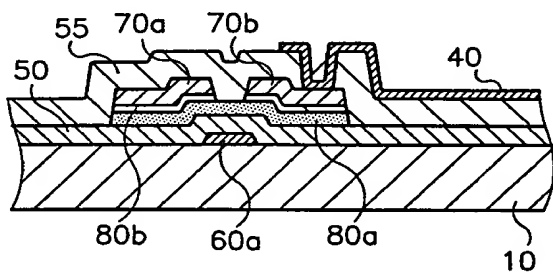
【도 8a】



【도 8b】



【도 8c】



【도 9】

